

Processeurs de signaux et logique programmable

Processeurs de signaux et logique programmable

ELE119

Planning

Période	Modalité
Information Indisponible - Information Indisponible	Formation hybride

CONDITIONS D'ACCES / PRÉREQUIS

Avoir un niveau bac + 2, posséder des connaissances en électronique numérique combinatoire et séquentielle, en traitement de signal, en assembleur sur microprocesseur et avoir déjà utilisé un langage évolué tel que Basic, Fortran, C, Pascal...

OBJECTIFS PÉDAGOGIQUES

- Compléter sa formation en électronique numérique.
- Programmer un processeur de signal (DSP) en C et en assembleur, pour réaliser des traitements en temps réel.
- Connaître les outils et les techniques de programmation de différents composants logiques programmables, principalement les FPGA, ainsi que les bases du langage VHDL.

COMPÉTENCES VISÉES

Information Indisponible

Contenu de la formation

ELE119 est composée aux 2/3 de travaux pratiques.

Processeur des signaux (DSP)

- Architecture des DSP, différences par rapport aux microprocesseurs
- Chaîne d'acquisition et de traitement du signal,
- Programmation en virgule fixe, notions d'optimisation et de profiling
- Le DSP Texas TMS320C6713 : architecture, carte de développement, outil de développement (Code Composer)
- Mise en œuvre de filtrages numériques, synthèse directe de fréquence, modulation et démodulation en prenant en compte les contraintes temps réels.
- Découverte et utilisation de Code Composer.

Logique programmable

- Les familles de circuits logiques programmables (PROM, PAL, EPLD, FPGA).
- La technologie propre à chaque famille.
- Les performances et les domaines d'utilisation.
- Les outils de travail :
- Saisie de schéma
- Synthèse logique et langage VHDL
- Simulation fonctionnelle et dynamique
- Implémentation du circuit et test
- Usage des outils XILINX.

Modalités de validation et d'évaluation

Contrôle continu: Contrôle de connaissances et de savoirs qui se déroule tout le long du temps de l'enseignement

Accompagnement et suivi:

Prise en charge des auditeurs inscrits à une unité d'enseignement, depuis l'inscription jusqu'au déroulement effectif de la formation.

Parcours

Cette UE est constitutive des diplômes suivants:

[{"code": "CRN0600A", "code_suivi": 613, "date_debut_validite": "2023-01-25", "date_fin_validite": "9999-08-31", "affichable": true}, {"code": "CYC8102A", "code_suivi": 1013, "date_debut_validite": "2024-09-01", "date_fin_validite": "2025-08-31", "affichable": true}, {"code": "CYC9600A", "code_suivi": 435, "date_debut_validite": "2024-09-01", "date_fin_validite": "2025-08-31", "affichable": true}, {"code": "LG03902A", "code_suivi": 667, "date_debut_validite": "2024-09-01", "date_fin_validite": "2025-08-31", "affichable": true}]

ECTS: 6

Volume Horaire indicatif	Financement individuel hors tiers financeur et CPF	Tarif de référence (Employeur)
45 heures	Information Indisponible	Information Indisponible

Infos Pratiques

Durée indicative	Modalité	Période	Date de début des cours	Date de fin des cours
45 heures	Formation hybride	Second semestre	Information Indisponible	Information Indisponible

Dernière mise à jour: 17/04/2025 13:44:24